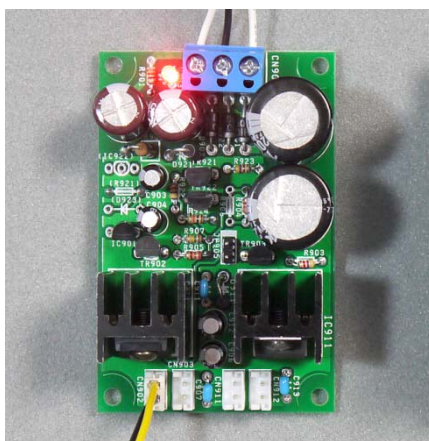




ディスクリート 5V 電源基板 説明書

この度は、お買い上げありがとうございました。
組み立て前に本説明書をご一読頂きますようお願いいたします。



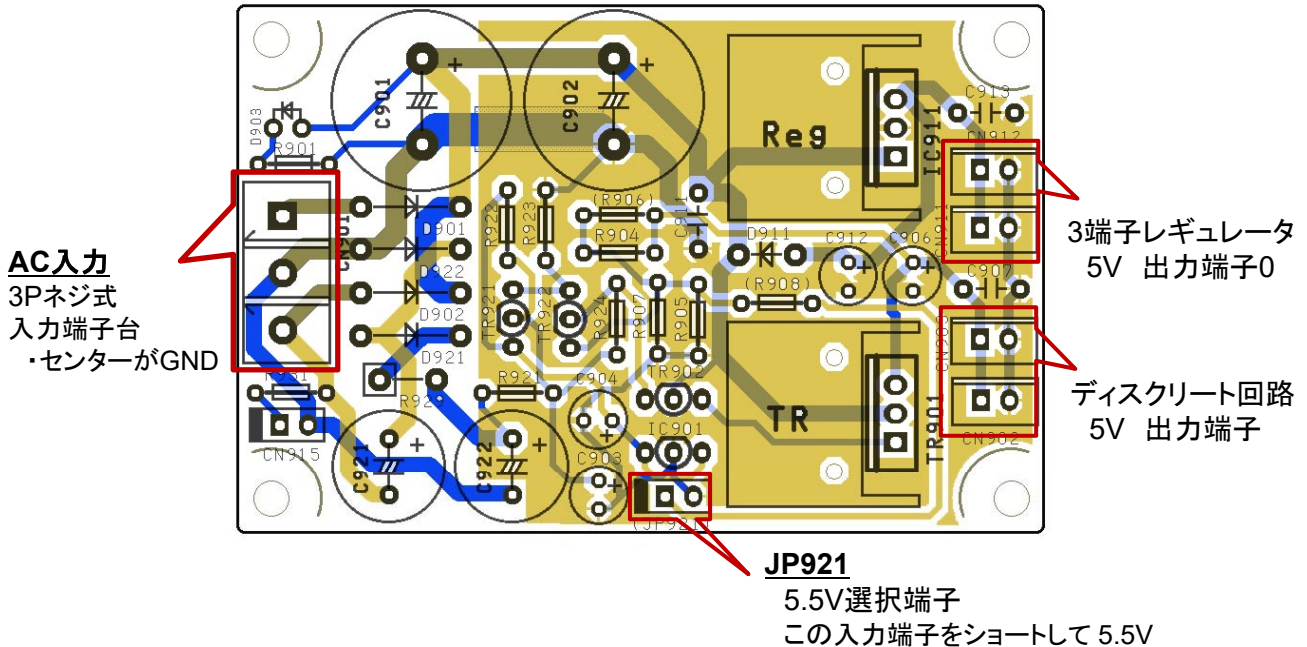
<特徴>

- ・ AC9V x2 を入力し、 ディスクリート安定化回路と 3端子レギュレータ回路により安定化された 5V電源が 2系統 得られる電源基板です。(*1)
- ・ トランジスタによる ディスクリート安定化回路は、デジタルオーディオ用の電源として、3端子レギュレータとは異なる 音質が期待できます。JP1により 5.5Vに電圧アップ可能です。
- ・ 整流用のダイオードには、ショットキーダイオードを使用しています。
- ・ 出力電流は、それぞれ500mA 以下を目安にご使用ください。(*2)
- ・ 基板サイズは、72mm x 47mm のユニバーサル基板と 同じサイズですので、ユニバーサル基板で 自作した基板等と 容易に交換できます。

(* 注.1) 使用するトランスのAC電圧によっては、電解コンデンサの耐圧がオーバーする場合がありますので、ご注意ください。(AC9V以上のトランス使用時は電圧確認下さい)
特に、基準電圧用に倍電圧整流している、C922、903 にご注意下さい。
もし45Vを超えるような場合はR929 220Ω、R921 330Ωの値を調整し30V~40V位になるよう調整してください。

(* 注.2) 取り出せる総電流は、使用するトランスの容量と電圧に依存します。
トランスの電力容量(VA値) の 50~60% が 取り出せる直流電流の目安です。
例: AC9Vx2 /0.5A程度の電流容量のトランスで、500mA程度です。

<基板の部品配置図・接続について>



■ ディスクリート 5V出力

- ・トランジスタを使った、電圧安定化回路からの出力です。
- ・出力電流の目安は、使用するトランスに依存しますが 500mA以下を目安にご使用下さい。
(制御トランジスタの許容損失と許容電流については、下記参照)
- ・5Vの出力端子の適合コネクタは、JSTのEH-2 です。
(コネクタの詳細、端子の内容については、Mi-Takeのホームページでsystem72仕様を参照願います)
- ・JP921をショートすることにより、ディスクリート出力端子は 5.5V出力となります。

■ 3端子レギュレータ IC 5V出力

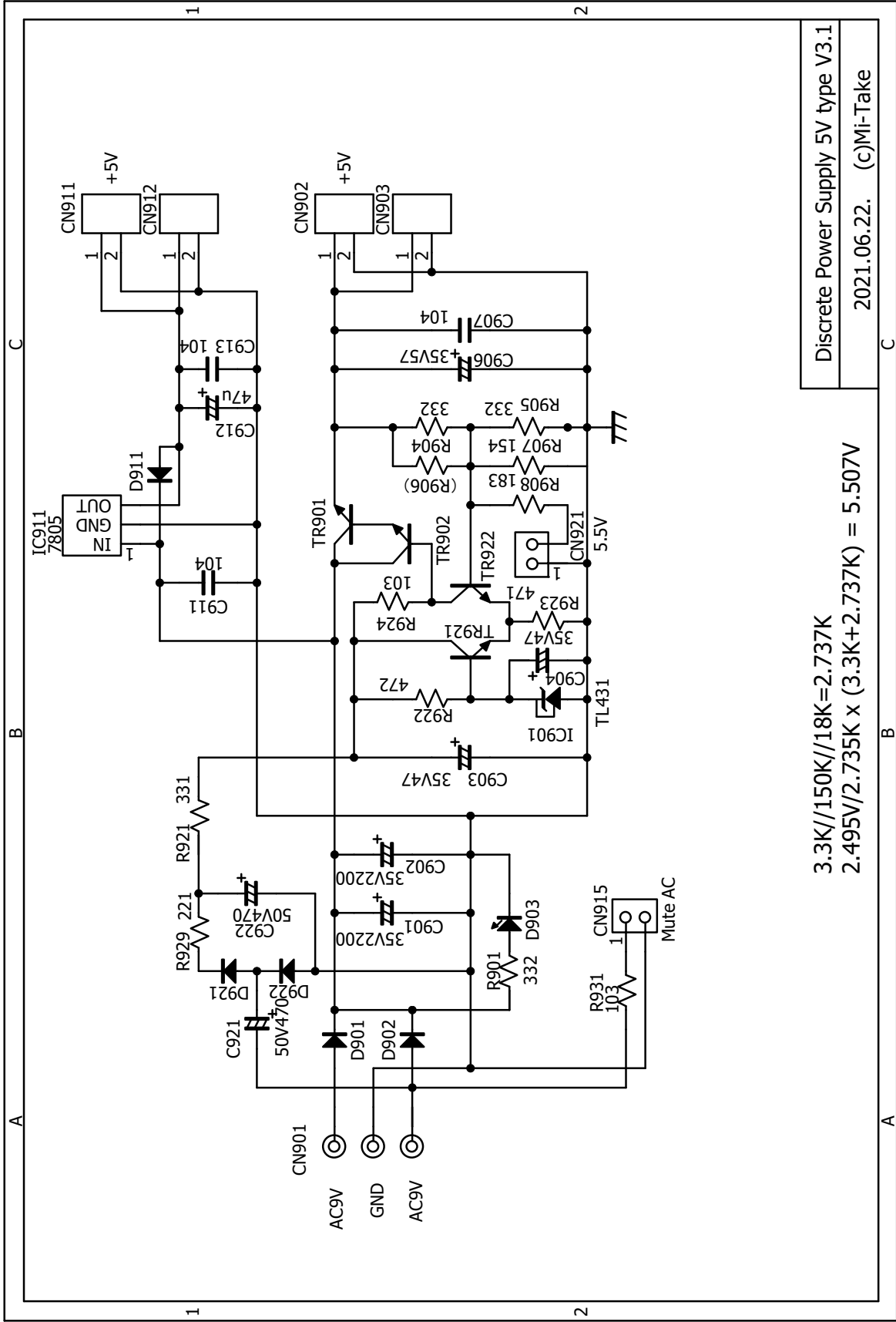
- ・ICを使った、電圧安定化回路からの出力です。
- ・出力電流の目安は、使用するトランスに依存しますが 500mA以下を目安にご使用下さい。
- ・5Vの出力端子の適合コネクタは、JSTのEH-2 です。
(コネクタの詳細、端子の内容については、Mi-Takeのホームページでsystem72仕様を参照願います)

< 参考:許容電流概算 の例 >

- ・制御TR及び、3端子レギュレータの許容最大動作温度 125°C、
ヒートシンク熱抵抗 25°C/W、動作時周囲最大温度 70°C(ケース内想定) とすると
- ・許容電力 = (125°C-70°C) ÷ 25°C/W = 2.2W以下で使用。
- ・負荷時の整流電圧(入力)9.4Vとすると、許容電流は 2.2W ÷ (9.4V-5V)=500mAまで。

実際の使用状態では、トランス・レギュレーションによる電圧変動があるので「要確認」です。
ディスクリート回路のトランジスタには、熱保護回路がありませんので、温度上昇により破損する場合がありますのでご注意ください。

〈参考回路図〉



Discrete Power Supply 5V type V3.1
2021.06.22. (c)Mi-Take

$3.3K // 150K // 18K = 2.737K$
 $2.495V / 2.735K \times (3.3K + 2.737K) = 5.507V$

- ・コンデンサの容量は(pF)を基準とした指数表示です。 ex. 104 = 10×10^4 (pF) = 0.1 (μ F)
- ・抵抗は(Ω)を基準とした指数表示です。 ex. 682 = 68×10^2 (Ω) = 6.8 (K Ω)

【 ご 注 意 】

- ・差動電流出力タイプの DAC基板を使用する場合、DAC基板のグランドと IV変換基板の グランドが分 離してしまいます。
- ・これは、差動電流出力の ケーブルには グランド線が無いからです。
- ・電源部の +5V と ±15V 電源を 独立した基板で構成する場合は、電源基板間 で グランドを 接続してください。
- ・本基板と、電源基板 Type-STD や Type-tiny を組み合わせて 使う場合は、要注意です。
- ・5Vと±15Vが1枚の基板内に存在するタイプのDAC基板では考慮不要です。

履歴

Rev.1.0: 2012.10.22. 1st release
Rev.1.1: 2012.11.08. 回路図修正(C921,922)
Rev.2.1: 2012.12.01. 基板改版対応
Rev.2.2: 2013.08.28. 改訂
Rev.3.0: 2016.05.01. 基板改版対応(V3.0)
Rev.3.1: 2023.04.15. ディスクリット出力電圧 5.5V対応

性能改善のため予告無く仕様が変更になる場合があります。
最新情報・関連技術情報を 下記 Mi-Take のホームページで
提供しています。

<http://www.mi-take.biz>